

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-248061

(43)Date of publication of application : 27.09.1996

(51)Int.Cl.

G01P 15/12
H01L 29/84

(21)Application number : 07-056162

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 15.03.1995

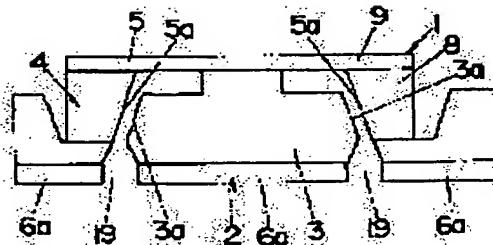
(72)Inventor : YOSHIDA HITOSHI
TOMONARI SHIGEAKI

(54) ACCELERATION SENSOR AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To obtain an acceleration sensor in which the detection sensitivity is enhanced without increasing the size and the beam part is formed uniformly not by mechanical polishing but by etching with high reproducibility.

CONSTITUTION: A first board 2 is provided with a weight part 3 and a second board 4 is provided with a thin beam part 5. The first and second boards 2, 4 are pasted with the upper surface of the weight part 3 being bonded partially to the lower surface of the beam part 5. The side wall face 3a at the weight part 3 is set substantially in parallel with the circumferential side wall face 5a at the beam part 5 of a semiconductor board facing the side wall face 3a at the weight part 3.



LEGAL STATUS

[Date of request for examination] 11.12.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3290047

[Date of registration] 22.03.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

【特許請求の範囲】

【請求項1】 半導体基板の一部を薄肉に形成して弾性を有する梁部を構成し、梁部の上面に歪検出素子が形成されると共に梁部の下面に重り部の上面が接合された加速度センサであって、半導体基板は重り部が形成される第1の基板と梁部が形成される第2の基板とが貼り合わせて形成され、重り部の側壁面とこれに対向する第2の基板の梁部周囲の側壁面とが略平行に形成されて成ることを特徴とする加速度センサ。

【請求項2】 第1の基板の一部を加工して厚肉の重り部を形成すると共に、第2の基板の一部を削り取って薄肉の梁部を形成し、次いで第1の基板と第2の基板とを貼り合わせて、重り部の側壁面とこれに対向する第2の基板の梁部周囲の側壁面とが略平行となるように重り部の上面を梁部の下面に接合することを特徴とする加速度センサの製造方法。

【請求項3】 第2の基板は、第1導電型半導体基板と、この第1導電型半導体基板上に形成される第2導電型半導体層又は第2導電型半導体領域とから成ることを特徴とする請求項2記載の加速度センサの製造方法。

【請求項4】 第1の基板はシリコンであることを特徴とする請求項2記載の加速度センサの製造方法。

$$D \propto (M g L^3) / (2 E W h^3)$$

上記(1)式から、感度Dを上げるために重り3'の質量Mを増やすか、梁5'の長さLを増やせばよいことになるが、材料にシリコン基板を使用した場合等、通常の方法で重り3'の質量Mを増加させ、梁5'の長さLを長くすれば、チップサイズの増大を招く。そこで、チップサイズを増大させずに、重い重り3'と長い梁5'とを有する加速度センサが望まれている。

【0004】これを実現した加速度センサの一例として、図11に示すように、ポリシリコンによる犠牲層エッティング技術を用いて、図11(c) (d)に示すように、梁5' と重り3' の接合部の一部を取り除くことにより、重り3' の形状及び質量を殆ど変化させることなく梁5' の長さLを確保できるようにしたものであり、この場合、チップサイズを増大させずに、重い重り3' と長い梁5' の要求を満たすことができる。また、図11に示すように、Z軸の方向及びx軸、y軸方向にも変化することにより、3軸加速度センサ1' として感度の高いものが得られる。

【0005】

【発明が解決しようとする課題】ところが、従来の3軸加速度センサ1' はチップサイズを増大させずに、重い重り3' と長い梁5' の要求を満たすことができるが、製造面においては以下の問題点を有している。つまり、梁5' の長さLを確保するために、梁5' と重り3' の接合部の一部を取り除く方法として、ポリシリコンの犠牲層エッティング技術を用いており、この方法では、犠牲層を形成する際のポリシリコン平坦化が難し

【請求項5】 第1の基板はステンレスであることを特徴とする請求項2記載の加速度センサの製造方法。

【請求項6】 第1の基板はガラスであることを特徴とする請求項2記載の加速度センサの製造方法。

【請求項7】 第2の基板は薄肉の梁部から成るダイヤフラム部と、ダイヤフラム部の上面に形成される歪検出素子とを有する圧力センサから成り、該圧力センサのダイヤフラム部の下面に第1の基板の重り部が接合されることを特徴とする加速度センサの製造方法。

10 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、加速度センサ及びその製造方法に関する。

【0002】

【従来の技術】一般に加速度センサとしては、図10(a)に示す片持ち梁方式と同(b)に示す両持ち梁方式とがあり、x軸、y軸、z軸方向に感度を有する、いわゆる3軸加速度センサとしては両持ち梁方式が採用されている。ここで、梁5'の長さをL、幅をW、厚さをh、ヤング率をEとし、重り3'の長さを2c、質量をMとすれば、感度Dは以下の(1)式で与えられる。

【0003】

$$D \propto M g L^3 \dots \dots (1)$$

く、また、ポリシリコンとシリコンとの接合等の工程において安定な条件が確立できず、十分な歩留りが得られていないのが現状である。ここで、ポリシリコンの平坦化が難しい理由は、ポリシリコンと酸化膜の研磨レートの違いによる。酸化膜は、ポリシリコンに比べ、10倍研磨されにくいため、同一平面内に島状に研磨することは難しく、このため、酸化膜で囲まれたポリシリコン

(犠牲層)は周辺の酸化膜に比べて凹型にくぼむよう研磨されるため、この部分での接合はできず、ボイドのまま接合されることになる。これは後工程で貼り合わせられたウエハ(梁形成用ウエハ)を研磨する際にボイド部での剥がれ(破壊)の原因となる。また、機械的研磨により梁5'を形成しているので、梁5'の厚みばらつきが大きく、これに伴い再現性のよい梁5'を形成できず、そのうえ、重り3' とシリコン基板とを貼り合わせた後に、異方性エッティングにより重り3'の上面の一部をシリコン基板から分離しているために、重り3'の側壁面3a' と基板の梁5'周囲の側壁面5a' とが略平行になることがなく、つまり、基板の梁5'周囲の側壁面5a' で囲まれた空洞領域内にサイズの大きい重り3'を形成することができず、感度向上を図るためにチップサイズを大きくする必要があった。

【0006】本発明は、上記従来の課題に鑑みてなされたもので、その目的とするところは、チップサイズを大きくすることなく、感度を高めることができると共に、梁部が機械的研磨ではなくエッティング処理により形成可能となり、梁部を均一に、且つ再現性良く形成すること

ができる加速度センサ及びその製造方法を提供するにある。

【0007】

【課題を解決するための手段】上記課題を解決するためには、本発明に係る加速度センサは、半導体基板の一部を薄肉に形成して弾性を有する梁部5を構成し、梁部5の上面に歪検出素子が形成されると共に梁部5の下面に重り部3の上面の一部が接合された加速度センサであって、半導体基板は重り部3が形成される第1の基板2と梁部5が形成される第2の基板4とが貼り合わせて形成され、重り部3の側壁面3aとこれに対向する第2の基板4の梁部5周囲の側壁面5aとが略平行に形成されて成ることに特徴を有している。

【0008】また本発明に係る加速度センサの製造方法は、第1の基板2の一部を加工して厚肉の重り部3を形成すると共に、第2の基板4の一部を削り取って薄肉の梁部5を形成し、次いで第1の基板2と第2の基板4とを貼り合わせて、重り部3の側壁面3aとこれに対向する第2の基板4の梁部5周囲の側壁面5aとが略平行となるように重り部3の上面を梁部5の下面に接合することに特徴を有している。

【0009】ここで、第2の基板4は、第1導電型半導体基板8と、この第1導電型半導体基板8上に形成される第2導電型半導体層9又は第2導電型半導体領域とから成るのが好ましい。また第1の基板2はシリコン、又はステンレス、又はガラスであるのが好ましい。

【0010】また第2の基板4は薄肉の梁部5から成るダイヤフラム部と、ダイヤフラム部の上面に形成される歪検出素子とを有する圧力センサから成り、該圧力センサのダイヤフラム部の下面に第1の基板2の重り部3が接合されるのが好ましい。

【0011】

【作用】しかして、本発明に係る加速度センサによれば、半導体基板は重り部3が形成される第1の基板2と梁部5が形成される第2の基板4とが貼り合わせて形成され、重り部3の側壁面3aとこれに対向する第2の基板4の梁部5周囲の側壁面5aとが略平行に形成されているから、梁部5周囲の側壁面5aで囲まれた空洞領域内に從来よりもサイズの大きい重り部3を形成することが可能となり、チップサイズを大きくすることなく、感度を高めることができる。

【0012】また本発明に係る加速度センサの製造方法によれば、第1の基板2の一部を加工して厚肉の重り部3を形成すると共に、第2の基板4の一部を削り取って薄肉の梁部5を形成し、次いで第1の基板2と第2の基板4とを貼り合わせて、重り部3の側壁面3aとこれに対向する第2の基板4の梁部5周囲の側壁面5aとが略平行となるように重り部3の上面を梁部5の下面に接合するようにしたから、第2の基板4の梁部5周囲の側壁面5aで囲まれた空洞領域内に從来より大きいサイズの

重り部3を形成することが可能となり、チップサイズを大きくすることなく、感度の高い加速度センサ1を製造できると共に、従来では機械的研磨により形成していた梁部5がエッチング処理により形成可能となり、従つて、従来は重り部3と基板を分離するのに必要であった犠牲層の形成が必要なくなるので、梁部5を均一に、且つ再現性良く形成することができる。

【0013】

【実施例】以下、本発明の実施例を図面に基づいて説明する。図1は本実施例の加速度センサの側面図であり、同図において、加速度センサ1は、第1の基板2と、第1の基板2に形成される厚肉の重り部3と、第2の基板4と、第2の基板4に形成される弾性を有する薄肉の梁部5と、梁部5の上面に形成されるピエゾ抵抗から成る歪検出素子(図示せず)とで構成される。梁部5の下面には重り部3の上面の一部が接合されており、従来と同様、重り部3と梁部5の接合部の一部が取り除かれており、重りの形状及び質量を殆ど変化させることなく梁部5の長さLが確保されている。また、重り部3の側壁面3aとこれに対向する第2の基板4の梁部5周囲の側壁面5aとは略平行に形成され、これにより、従来と同じ空洞領域内に従来よりもサイズの大きい重り部3を形成することが可能となる。本実施例では、重り部3の底面の面積が上面の面積よりも広くなった断面台形状に形成されており、これにより、重り部3の質量がより増加して、チップサイズを大きくすることなく、感度の高い3軸加速度センサ1の構造体を製造できるようになっている。

【0014】次に、上記加速度センサ1の製造方法の一例を図2乃至図4に基づいて説明する。この加速度センサ1は2枚のウエハ2a, 4aから作製される。一方のウエハは第1の基板2である重り形成用ウエハ2a、他方のウエハ4aは第2の基板4である梁形成用ウエハ4aである。両者は重り部3と梁部5とが夫々形成された後に直接接合により貼り合わせられるものである。尚、重り形成用ウエハ2aとしてはシリコン基板、又はステンレス基板、ガラス基板を使用可能であり、その加工方法、梁形成用ウエハ4aとの接合方法は夫々異なる手法が用いられる。

【0015】先ず、重り形成用ウエハ2aとしてシリコン基板を用いた場合を説明する。先ず $400\mu m$ の厚みaを有するシリコンウエハ2aの上面に、図2(a)のように酸化膜エッチングマスク6を形成する。このマスク6は、梁部5と重り部3の接合部を形成するためのマスクで、次工程の異方性エッチング用のマスクである。一般に、KOH等のエッチャントを使用する場合、マスク6はシリコン窒化膜(Si, N_x)が望ましいが、次工程でのエッチングは $10\mu m$ 程度であるため酸化膜(SiO₂)を使用してもよい。この酸化膜は減圧CVD又は熱酸化により形成された膜が望ましい。次い

で図2 (b) のように1回目の異方性エッティングを行なう。例えばKOH等のエッティング溶液によりウエハ2 aの接合面側を $10\ \mu m$ 程度エッティングして、梁部5と重り部3との間の空間を確保する。次いで図2 (c) のように窒化膜エッティングマスク7を形成する。例えばKOH等による異方性エッティング用のマスクをマスク材料としてシリコン窒化膜(Si, N_x)を減圧CVDにより $1000\ \text{Å}$ 形成する。次工程の異方性エッティングは、長時間のエッティングのため酸化膜(SiO₂)はあまり適さないが、エッティングに耐えうる膜厚を持つものであれば使用してよい。シリコン窒化膜はRIE、イオンミリング、ウェットエッティング等によりパターニングされる。次いで、図2 (d) のように2回目の異方性エッティングを行なう。ここではKOH等によりエッティング深さが $350\ \mu m \sim 390\ \mu m$ 程度になるまでエッティングする。次いで図2 (e) のように接合面のシリコン窒化膜(Si, N_x)をイオンミリング、又はプラズマエッティング、または熱りん酸溶液によりエッティング除去する。接合面は表面の平坦化とクリーン度が要求されるためドライエッティングの方が望ましい。ここまで重り形成用ウエハ2 aの直接接合前までの製法である。

【0016】次に梁形成用ウエハ4 aの直接接合前までの製法について説明する。先ず、図3 (a) のようにエピタキシャル成長によって第1導電型半導体基板8上に導電型半導体層9を形成する。具体的にはp型シリコン基板上にn型の単結晶シリコンを $10\ \mu m$ 程度成長させて、全体の厚みbを $300\ \mu m$ 程度にする。このn型層のエピタキシャル成長層が梁部5となるため、梁部5の厚みを変更する場合にはエピタキシャル成長層の膜厚を変更すればよい。次いで図3 (b) のようにウエハ4 aの両面にシリコン窒化膜(Si, N_x)から成るマスク10, 11を形成する。裏面のマスク11は裏面堀り込み時のエッティングマスクとなり、表面のマスク10は次工程のコンタクト層形成時のマスクとなる。これは酸化膜(SiO₂)、レジスト等でもよい。次いで図3

(c) のように高濃度のボロン(B)等を拡散又はイオン注入することによりコンタクト層(p⁺層)12を形成する。次いで図3 (d) のように酸化膜13を形成する。この酸化膜13は次工程のp拡散時のマスクである。レジスト等でもよい。次いで図3 (e) のようにピエゾ抵抗14を形成する。具体的には逆導電型半導体層9の一部に半導体素子としてのピエゾ抵抗(p層)14を形成する。ピエゾ抵抗14については、不純物抵抗を用いる。不純物抵抗を用いた場合、感度の温度特性を零にする不純物濃度は、表面濃度で $10 \times (18)$ 個/ $c\ m^3$ と $10 \times (20)$ 個/ $c\ m^3$ であるが、抵抗値、感度の点より $10 \times (18)$ 個/ $c\ m^3$ が望ましい。実際には、ボロン(B)等をn型単結晶シリコンで形成された逆導電型半導体層9上にイオン注入して形成される。イオン注入に限らず、拡散で形成してもよい。次いで図

3 (f) のようにメタル配線15を形成する。メタル配線15には、金等が望ましい。スパッタ等により形成し、イオンミリング、RIE等によりパターニングする。尚、王水等による湿式エッティングによるパターニングでもよい。次いで図3 (g) のようにエッチ窓16を形成する。これは次工程の異方性エッティング又は電解エッティング時のエッティングマスクである。ドライエッティング、ウェットエッティング等によりパターニングを行なう。次いで図3 (h) のように電解エッティングを行なう。この電解エッティングは、p-n接合をエッチストップとしており、高濃度ボロン添加のときのような内部応力の問題もなく、低濃度のn型シリコン薄膜を形成できるため、この領域にピエゾ抵抗14を形成することは可能である。

【0017】ここで図9に示すように、梁部5となるn型の逆導電型半導体層9に正の電圧を白金の対電極17に対して印加するとき、p-n接合に逆方向電圧が印加されるので電流は殆ど流れない。従ってp型シリコンがエッティングされつくしてn型の逆導電型半導体層9に到達するとn型シリコンに直接電圧がかかるのでバッシベーション膜が形成されてエッチストップとなる。エッティング溶液18にはKOH水溶液またはCsOH水溶液等を用いる。ところで、電解エッティングを用いない場合は前記重り形成用ウエハ2 aと同時にエッティングし、エッティング時間によって梁部膜厚を決定してもよいが、再現性に欠けるという問題がある。従って、本実施例のように梁部5を逆導電型半導体層9で形成し、電解エッティングにより逆導電型半導体層9を残す方法が望ましい。その後図3 (i) のように梁形成用ウエハ4 aの接合面のシリコン窒化膜(Si, N_x)11をイオンミリング、又はプラズマエッティング、または熱りん酸溶液によりエッティングする。接合面は表面の平坦化とクリーン度が要求されるためドライエッティングの方が望ましい。

【0018】ここまで梁形成用ウエハ4 aの直接接合前までの製法である。その後、前記梁形成用ウエハ4 aと重り形成用ウエハ2 aとを図4 (a) のように直接貼り合わせる。具体的には両ウエハ2 a, 4 aをHF(フッ酸)等で表面処理を行なった後室温で接合する。このとき、専用の接合装置によりアライメント精度 $1\ \mu m$ 以下で精確にアライメントし、接合する必要がある。仮止めされたウエハ2 a, 4 aを $1100^\circ C$ の炉で1時間以上アニールする。アニール時の空気の膨張等を考慮してウエハ2 a, 4 a同士の界面にエアー抜き用のスリットを形成しておくことが望ましい。次いで図4 (b) のように裏面堀り込み19を形成して、重り部3をウエハ2 aから分離する。これにより、梁部5の下面に重り部3が接合された3軸加速度センサ1の構造体を作製できる。

【0019】上記のように、重り部3を形成した後で重り形成用ウエハ2 aと梁形成用ウエハ4 aとを直接貼り

合わせるため、重り部 3 の側壁面 3 a とこれに対向する梁形成用ウエハ 4 a の梁部 5 周囲の側壁面 5 a とを略平行にすることが可能となる。ちなみに、従来では基板の梁部に重り部を貼り合わせした後、異方性エッチングにより重り部を基板から分離する方法を採用しているため、重り部の側壁面と基板の側壁面とが略平行になることはなかったが、本実施例では、重り部 3 の側壁面 3 a とこれに対向する梁形成用ウエハ 4 a の梁部 5 周囲の側壁面 5 a とを略平行にすることが可能になるので、梁部 5 周囲の側壁面 5 a で囲まれた空洞領域内に従来よりサイズの大きい重り部 3 を形成することができ、チップサイズを大きくすることなく、感度を向上させることができ。また本実施例では、重り部 3 は底面の面積が上面の面積よりも広くなった断面台形状に形成されているので、重り部 3 の質量がより増加して、感度が一層高められる。しかも、重り部 3 の振動時には梁形成用ウエハ 4 a の梁部 5 周囲の側壁面 5 a を重り部 3 のストッパ面として機能させることができるので、薄肉の梁部 5 の破断防止が図られる。

【0020】また、重り部 3 を形成した後に重り形成用ウエハ 2 a と梁形成用ウエハ 4 a とを直接貼り合わせて重り部 3 と梁部 5 とを接合するという製造工程を採用したことにより、従来では機械的研磨により形成していた梁部 5 がエッチングにより形成でき、また従来では重り部と基板を分離するのに必要であった犠牲層の形成が必要なくなる。しかも、梁形成用ウエハ 4 a に設けた逆導電型半導体層 9 は電解エッチングにより残すことができるために、厚みのばらつきもなく、逆導電型半導体層 9 で構成される梁部 5 を均一に、且つ再現性良く形成できるようになる。さらに、重り形成用ウエハ 2 a はエッチング加工してから最終工程で梁形成用ウエハ 4 a とを直接貼り合わせられるため、従来貼り合わせ後のプロセスであった工程が前で処理でき、プロセスの簡略化及び歩留り向上につながる。そのうえ、本実施例のプロセスでは、梁形成用ウエハ 4 a は一般的な圧力センサと同様の構造をとる。つまり梁形成用ウエハ 4 a は薄肉の梁部 5 から成るダイヤフラム部と、ダイヤフラム部の上面に形成されるピエゾ抵抗 14 とを有する圧力センサから成り、該圧力センサのダイヤフラム部の下面に重り形成用ウエハ 2 a の重り部 3 が接合されて加速度センサが構成されるものであるから、加速度センサの製造時には複数デバイスを同一プロセスで作製することが可能になる。

【0021】一方、重り形成用ウエハ 2 a がステンレス基板の場合には、図 5 (a) のように、梁形成用ウエハ 4 a との接合面を確保するためのマスク 2 1 をステンレスウエハ 2 b の上面に形成する。このマスク 2 1 は金属薄膜等で形成するのが望ましい。次いで図 5 (b) のようにエッチング液によるウェットエッチを行なう。例えば 10 μm 程度のエッチングを行ない、梁部 5 と重り部 3 との間の空間を確保する。ここでは放電加工、機械的

研磨方法による加工でもよい。次いで図 5 (c) のように所望の重り部 3 のサイズとなるようにマスク 2 2 を形成する。ここでも金属薄膜等が望ましい。次いで図 5

(d) のようにエッチング液によるウェットエッチを行なう。また、重り部 3 の接合面が接合時に梁部 5 に触れ合うようにエッチング深さをコントロールする必要がある。その後、図 5 (e) のようにステンレスウエハ 2 b とシリコンの異種金属の接合には接着剤として金 3 0 を利用した共晶接合を用いる。金は 1 μm 以上形成する

10 が、ステンレス基板との密着性を高めるためにクロムを 1000 Å ~ 2000 Å 程度形成する方が望ましい。このようにステンレスで梁形成用ウエハ 4 a を成形した後、図 6 (a) に示す共晶接合により梁形成用ウエハ 4 a との直接接合を行ない、その後同 (b) に示す裏面堀り込み部 19 を形成すればよい。

【0022】また、重り形成用ウエハ 2 a がガラス基板の場合には、図 7 (a) のように梁形成用ウエハ 4 a との接合面を加工しないためのマスク 3 1 をガラスウエハ 2 c の上面に形成する。金属薄膜を用いたマスクが望ましいが、ガラスとの密着性に優れるレジストであれば使

20 用してよい。裏面からのエッチングを防止するため裏面にもマスク 3 1 a を形成しておく。次いで図 7 (b) のように HF (フッ酸) 系のエッチャントにより 10 μm 程度エッチングする。化学的エッチングに限らず、機械的加工等でもよい。次いで図 7 (c) のように所望のマスクサイズとなるようにマスク 3 2 を形成する。ここで金属薄膜を用いたマスクが望ましいが、レジスト等を用いてもよい。ガラスウエハ 2 c のエッチングは、等方性エッチングとなるため、サイドエッチ量を十分に考慮したマスクが必要である。次いで図 7 (d) のようにここでは HF 系のエッチャントを利用したエッチングを行なう。ここでガラスウエハ 2 c はウェットエッチングでは等方性にエッチングされるため、重り部 3 の大きさがかなり縮小されることが予想される。この縮少量を考慮してマスクサイズを決めれば HF 系エッチャントによるエッチングも可能である。機械的加工方法の一つとしてダイシング等を利用することもできる。次いで図 7 (e) のように接合面マスクを除去する。このようにガラスで重り形成用ウエハ 2 a を形成した後に、図 8 (a) に示す陽極接合により梁形成用ウエハ 4 a との直接接合を行ない、その後同 (b) に示す裏面堀り込み部 19 を形成すればよい。

【0023】

【発明の効果】 上述のように、本発明に係る加速度センサは、半導体基板の一部を薄肉に形成して弾性を有する梁部を構成し、梁部の上面に歪検出素子が形成されると共に梁部の下面に重り部の上面が接合された加速度センサであって、半導体基板は、重り部が形成される第 1 の基板と梁部が形成される第 2 の基板とが貼り合わせて形成され、重り部の側壁面とこれに対向する半導体基板の

梁部周囲の側壁面とが略平行に形成されているから、半導体基板の梁部周囲の側壁面で囲まれた空洞領域内に従来よりもサイズの大きい重り部を形成することが可能となるので、チップサイズを大きくすることなく、感度の高い3軸加速度センサの構造体を実現できる。

【0024】また本発明に係る加速度センサの製造方法は、第1の基板の一部を加工して厚肉の重り部を形成すると共に、第2の基板の一部を削り取って薄肉の梁部を形成し、次いで第1の基板と第2の基板とを貼り合わせて、重り部の側壁面とこれに対向する第2の基板の梁部周囲の側壁面とを略平行となるように重り部の上面を梁部の下面に接合するものであるから、第2の基板の梁部周囲の側壁面で囲まれた空洞領域内に従来より大きいサイズの重り部を形成することが可能となり、チップサイズを大きくすることなく、感度の高い3軸加速度センサの構造体を製造できると共に、従来では機械的研磨により形成していた梁部がエッチング処理により形成可能となるので、重り部と基板を分離するのに必要であった犠牲層の形成が必要なくなり、その結果、梁部を均一に、且つ再現性良く形成できると共に、プロセスの簡略化及び歩留り向上を図ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例の加速度センサを示す概略側面図である。

【図2】(a)～(e)は同上のシリコンから成る第1の基板に重り部を形成するプロセスを説明する図である。

【図3】(a)～(i)は同上の第2の基板に梁部を形成するプロセスを説明する図である。

【図4】(a) (b)は図3の第1の基板と第2の基板

30

の貼り合わせ状態を説明する図である。

【図5】(a)～(e)は同上のステンレスから成る第1の基板に重り部を形成するプロセスを説明する図である。

【図6】(a) (b)は図5の第1の基板と第2の基板の貼り合わせ状態を説明する図である。

【図7】(a)～(e)は同上のガラスから成る第1の基板に重り部を形成するプロセスを説明する図である。

【図8】(a) (b)は図7の第1の基板と第2の基板の貼り合わせ状態を説明する図である。

【図9】同上のn型の逆導電型半導体層に正の電圧を白金の対電極に対して印加する場合を説明する概略図である。

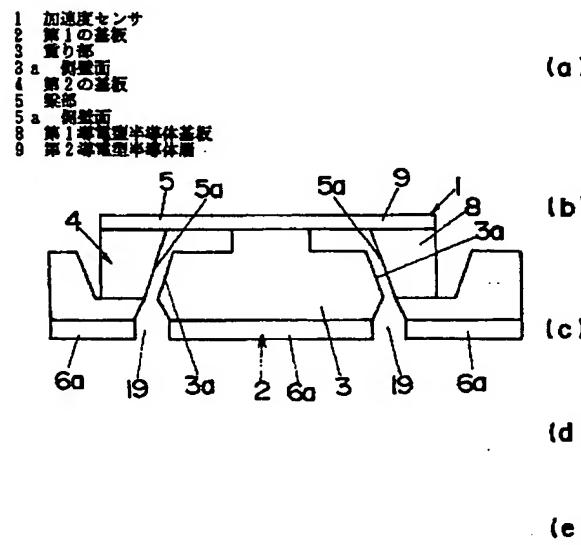
【図10】(a)は片持ち梁方式を説明する側断面図、(b)は両持ち梁方式を説明する側断面図である。

【図11】(a) (b)は従来の加速度センサの斜視図、(c)はZ軸方向の変位を説明する側断面図、(d)はx, y軸方向の変位を説明する側断面図である。

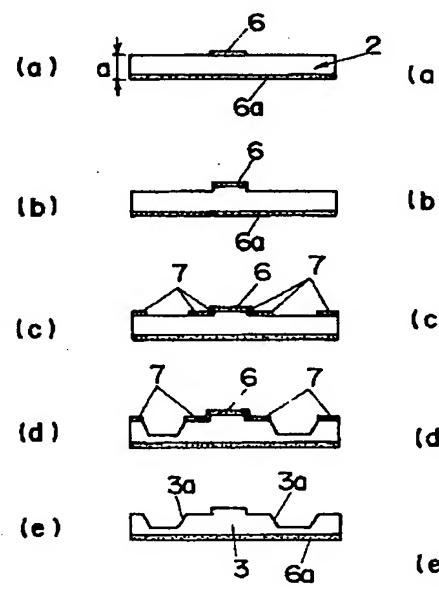
【符号の説明】

- 1 加速度センサ
- 2 第1の基板
- 3 重り部
- 3a 側壁面
- 4 第2の基板
- 5 梁部
- 5a 側壁面
- 6 第1導電型半導体基板
- 6a 第2導電型半導体層

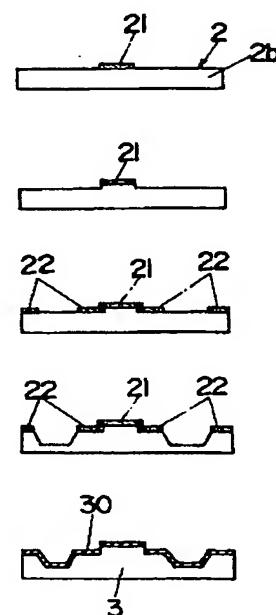
【図1】



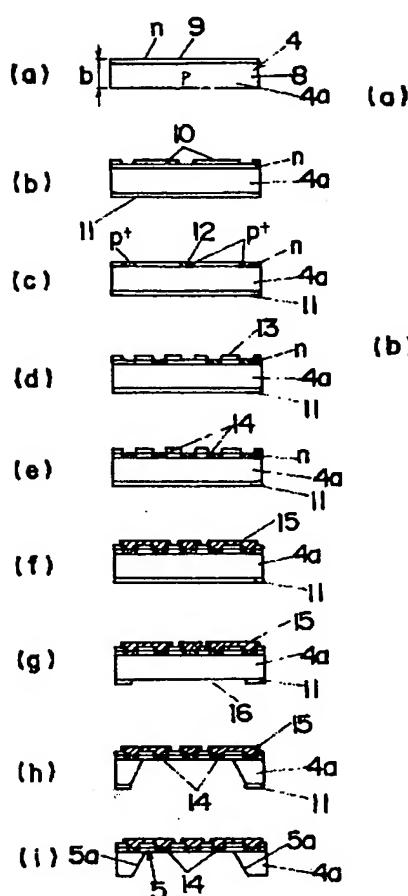
【図2】



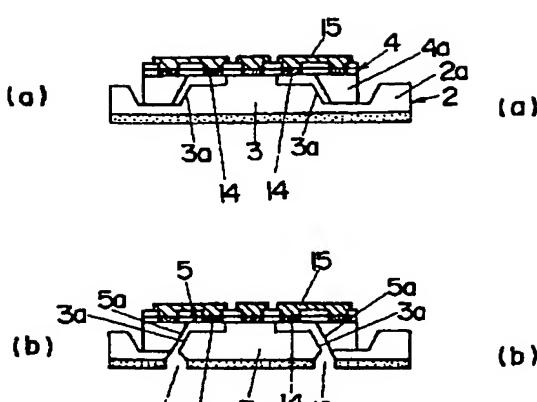
【図5】



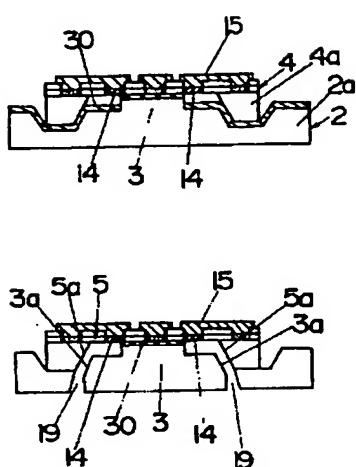
【図 3】



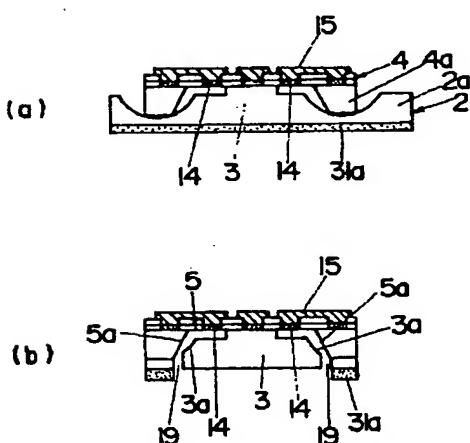
【図 4】



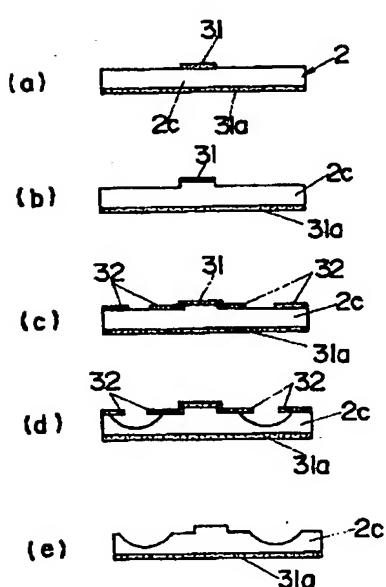
【図 6】



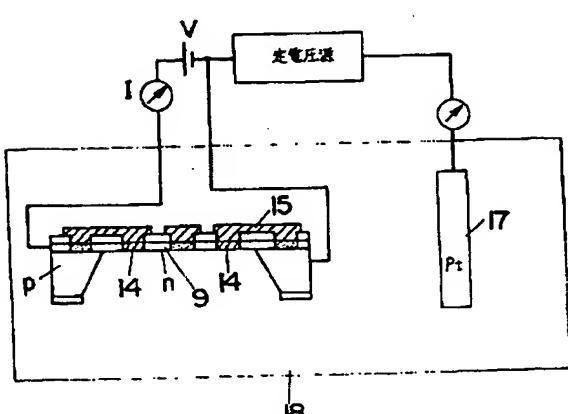
【図 8】



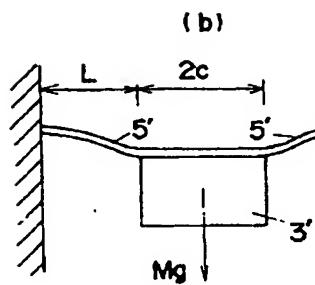
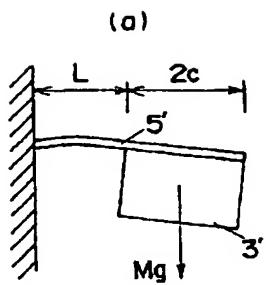
【図 7】



【図 9】



【図 10】



【図 11】

